

# Leiterplatten FAQs

## DAS SCHWEIZER PARTNERNETZWERK

---

Die Schweizer Electronic AG steht für modernste Spitzentechnologie und Beratungskompetenz. SCHWEIZER's hochwertige Leiterplatten und innovative Lösungen & Dienstleistungen adressieren zentrale Herausforderungen in den Bereichen Leistungselektronik, Einbett-Technologie und Kostenreduk-

tion. Die Produkte zeichnen sich durch höchste Qualität sowie energie- und umweltschonende Eigenschaften aus. SCHWEIZER bietet zusammen mit ihren Partnern kosten- und fertigungs-optimierte Lösungen für Klein-, Mittel- und Großserien an.



*Unser Partner für Chip-Embedding*



**WUS Printed Circuit Co., Ltd.**

*Unser Partner für HF Produkte für die Bereiche Automotive und Industrie*



**SCHWEIZER**  
ELECTRONIC



**MEIKO ELECTRONICS CO., LTD.**

*Unser Partner für zuverlässige Großserien*



**ELEKONTA MAREK**  
Leiterplatten im Schnelldienst.

*Unser Partner für Prototypen*

# INHALT

---

Das SCHWEIZER Partnernetzwerk .....	2
Basisdaten .....	4
Leistungselektronik .....	5
Embedding .....	6
Systemkosten-Reduktion .....	7
IMS Board .....	8
FR4 Flex-Technologie .....	10
Dickkupfer-Technologie .....	12
Inlay Board-Technologie .....	14
Kupfergefüllte thermische Vias .....	16
p <sup>2</sup> Pack .....	18
Endoberflächen .....	22
Radarleiterplatten .....	25
Power Combi Board .....	28
Impedanz .....	30
Thermische Vias .....	34
Logic Embedding .....	37
Kontakte .....	40

# BASISDATEN



- ca. 770 Mitarbeiter
- Gesamtfläche: 49.430 m<sup>2</sup>
- Fertigungs- und Logistikfläche: 33.200 m<sup>2</sup>
- 3-Schicht; z.T. 7 Tage 24 Stunden
- Zertifikate:
  - ISO 9001
  - TS 16949
  - ISO 14001
  - ISO 50001
  - EN 9100

	<b>Standard / High End</b>
Min. Leiterbahnbreite / Abstand [µm]	75 / 50
Min. Microvia (Laserbohrung) Bohrdurchmesser [µm]	110 / 100
HDI Aufbau (Laser Vias kupfergefüllt)	bis zu 3-x-3
Min. mech. Bohrdurchmesser [µm]	200 / 150
Max. LP Dicke LP [mm]	2,4 / 3,8
Min. LP Dicke [µm]	500 / 400
Temp. Tg [C]	130 – 170 / 200 (HF 280)
Thermische Leitfähigkeit Basismaterial [W/mK]	Datenblatt: 1,45 / 3,0 SCHWEIZER Test Methode: 1,8 / 2,5
Lötstopplack Oberfläche	grün, (weiß, schwarz) Ni/Au chemisch + galvanisch (fein und hart) NiPdAu (ENEPAG) OSP Chem. Zinn HAL (bleifrei und verbleit) Chem. Silber (via Subcon)
Max. Größe LP [mm]	575 x 583

# LEISTUNGSELEKTRONIK

---

Lösungen der Leistungselektronik machen es möglich, die zukünftigen Herausforderungen bei Elektromobilität, Energieerzeugung und Energieverteilung zu bewältigen.

Um Kraftstoffverbrauch und CO<sub>2</sub>-Emissionen zu reduzieren sowie Sicherheit und Komfort beim Fahren zu erhöhen, muss immer mehr Strom geschaltet und Wärme abgeführt werden.

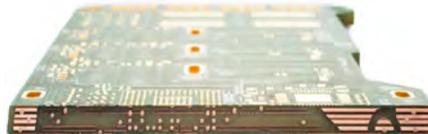
SCHWEIZER bietet dafür das umfassendste Lösungsspektrum aller Leiterplattenhersteller. Schon heute setzt die Automobilindustrie Leiterplatten von SCHWEIZER ein, die Ströme bis zu 1.200 Ampere führen können.

## Hohe Ströme



Dickkupfer Board

## Logik & Leistung

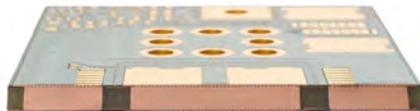


Power Combi Board

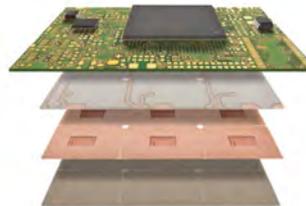
## Entwärmung



IMS Board



Inlay Board



p<sup>2</sup> Pack



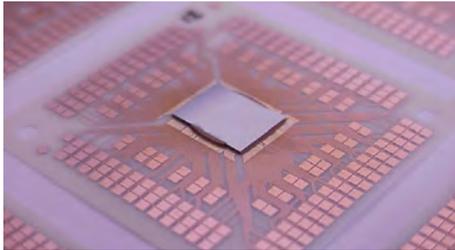
Cool Board

## EMBEDDING

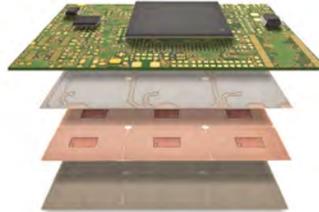
---

Viele Systeme für heutige und künftige Applikationen müssen immer kleiner werden und gleichzeitig zusätzliche Funktionalitäten anbieten. Ein Beispiel hierfür sind Elektromotoren, bei denen inzwischen die Leiterplatten zusammen mit der Elektronik in den Motor eingebaut werden.

Um die unterschiedlichsten Anforderungen optimal zu adressieren, hat SCHWEIZER einen Baukasten für Produkte und Embedding-Lösungen entwickelt.



i<sup>2</sup> Board®



p<sup>2</sup> Pack®



μ<sup>2</sup> Pack®

## SYSTEMKOSTEN-REDUKTION

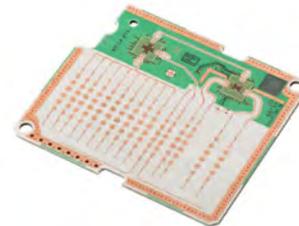
---

Eine Leiterplatte ist zwar ein vergleichsweise preiswertes Bauteil, doch hat sie eine hohe Relevanz für die Anwendung. Das erfordert einen Spagat zwischen den Kosten auf der einen Seite und der Qualität und Zuverlässigkeit auf der anderen Seite.

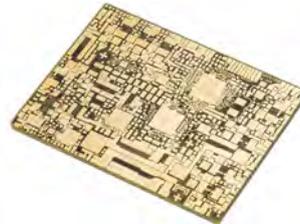
SCHWEIZER stellt eine Vielzahl intelligenter Lösungen bereit, die dazu beitragen, die Systemkosten zu reduzieren und damit das Gesamtsystem preiswerter machen.



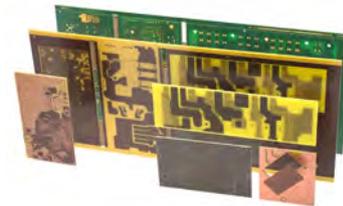
FR4 Flex



HF Board



Golddrahtbondfähige Oberfläche



All in one PCB

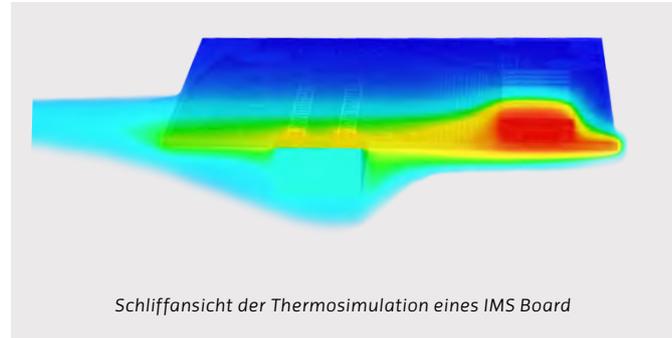
# IMS BOARD

*Für welche Anwendungen eignet sich das Kupfer-IMS Board am besten?*

Kupfer-IMS kommen in vielen Automobil- und Industrieanwendungen mit hohen Verlustleistungen und/oder Strömen zum Einsatz. Neben Hochleistungs-LED-Anwendungen sind in erster Linie DC/DC-Wandler und Motoranwendungen als bevorzugte Anwendungsgebiete zu nennen. Aufgrund der niedrigeren Kosten werden Kupfer-IMS auch als Ersatz für DCB-Substrate verwendet.

*Was heißt IMS?*

Die Abkürzung IMS bedeutet „Insulated Metal Substrate“, bzw. in deutsch „Isoliertes Metall Substrat“. Produkte mit IMS-Technologie sind aus einem Rückseitenblech aus Aluminium- oder Kupfer als Basis und einer oder mehreren auflaminierten Kupfer- und Basismateriallagen aufgebaut. Die IMS-Technologie ist sehr effizient für Leistungselektronikanwendungen mit hohen Verlustleistungen bei limitierter Layoutdichte. Applikationsbeispiele sind u.a. Leistungs-LED-Module, DC/DC-Wandler und Motorsteuerungen mit hohen Leistungen.

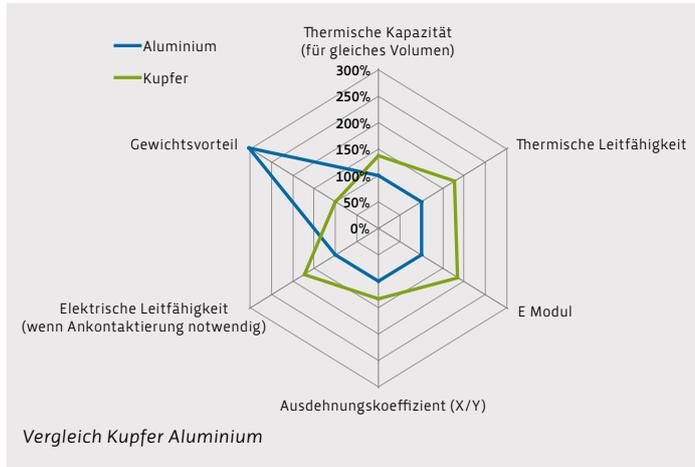


*Schliffansicht der Thermosimulation eines IMS Board*

*Warum stellt SCHWEIZER nur Kupfer-IMS und keine Aluminium-IMS her?*

Aluminium-Substrate dürfen wegen Badkontaminationen der nasschemischen Prozesse nicht ungeschützt in der Leiterplattenfertigung verarbeitet werden. In hochautomatisierten Fertigungsabläufen, die bei SCHWEIZER Teil des Erfolgsrezeptes sind, ist eine Verarbeitung von Aluminium daher unpassend. SCHWEIZER fokussiert sich auf die IMS-Technologie auf Basis von 1 mm dicken Kupfer-Substraten (andere Dicken auf Nachfrage). Die Materialeigenschaften von Kupfer haben viele Vorteile im Bereich der thermischen und elektrischen Eigenschaften im Vergleich zu Aluminium. Weiterhin ist der thermische Ausdehnungskoeffizient von Kupfer (17 ppm/K) im Vergleich zu Aluminium (24 ppm/K) speziell für die Zuverlässigkeit der Lötverbindung zwischen der Leiterplatte und modernen

Power-LED-Gehäusen auf Basis von Aluminiumnitrid- oder Saphirsubstraten vorteilhaft.

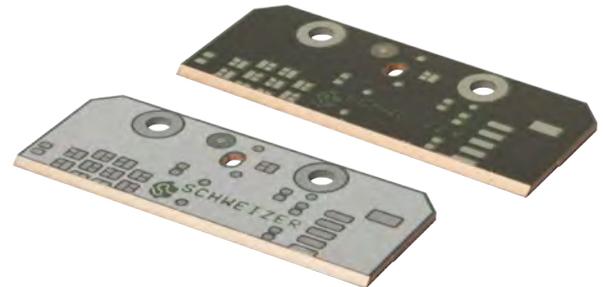


*Wieviele Lagen können auf einem Kupfer-IMS-Substrat aufgebaut werden?*

Je nach erforderlicher Komplexität der Schaltung bietet SCHWEIZER IMS mit bis zu vier elektrischen Lagen an. Das Kupfer-Substrat wird dabei nicht als elektrische Lage mitgezählt.

*Muss ich ein thermisches Interfacematerial (TIM) verwenden, um einen ausreichenden Wärmeübergang zwischen IMS und Kühlkörper zu gewährleisten?*

TIMs sind thermisch hochleitfähige Materialien, die z.B. verwendet werden, um den Wärmeübergang von Leiterplatten auf Kühlkörper zu verbessern. Bei der Entscheidung, ob in der Applikation ein TIM verwendet werden soll oder nicht, sollte der Entwickler in Erwägung ziehen, dass ein direktes Montieren der Leiterplatte auf den Kühlkörper eine kosteneffiziente Alternative darstellt. Die thermische Performance einer direkt montierten IMS ist oft vergleichbar. Neben dem thermischen Widerstand des TIM selbst, bedingt durch die Materialdicke und die spezifische thermische Leitfähigkeit, müssen auch die thermischen Widerstände der Grenzflächen berücksichtigt werden.



## FR4 FLEX-TECHNOLOGIE

---

### *Was ist die FR4 Flex-Technologie?*

FR4 Flex-Leiterplatten sind starre Leiterplatten, die durch einen speziell kontrollierten Tiefenfräsprozess biegebar gemacht werden. Um den Biegebereich zu schützen, wird statt eines Standardlötstopplacks ein flexibler Stopplack verwendet, der innerhalb des spezifizierten Biegebereichs die abgedeckten Leiterbahnen ohne Ausbildung von Rissen über die Lebensdauer schützt. Im Biegebereich können dabei bis zu 3 elektrische Lagen im Aufbau vorgesehen werden, welche im Winkel von  $>0^\circ$  bis  $180^\circ$  gebogen werden können.

### *Wo wird die Technologie FR4 Flex eingesetzt?*

Wenn der Bauraum in zwei Dimensionen beschränkt ist, bietet die FR4 Flex-Technologie die Möglichkeit, die dritte Dimension für das Leiterplatten-Design zu verwenden. So werden heute schon in vielen Steuergeräten die Ankontaktierungen von vielpoligen Gerätesteckern mit der Leiterplatte in die dritte Dimension verlagert. Der Steckerbereich der Leiterplatte wird z.B. um  $90^\circ$  abgebogen, sodass auf der Leiterplatte wertvoller Raum für Komponenten frei wird. Grundsätzlich sind FR4 Flex-Leiterplatten überall dort denkbar, wo der Bauraum die Verwendung einer einzelnen starren Leiterplatten nicht erlaubt und vielfache Biegezyklen nicht gefordert sind.

### *Was kostet FR4 Flex im Vergleich zu Rigid Flex mit Polyimid-Folie?*

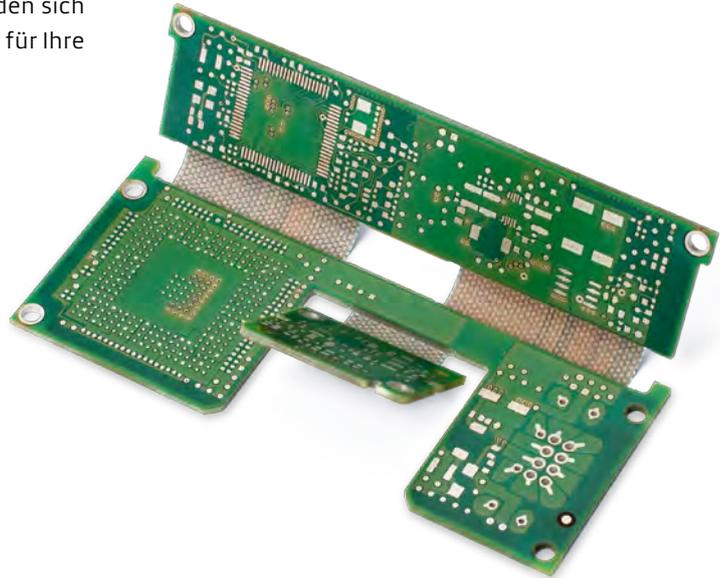
FR4 Flex-Leiterplatten bieten im Vergleich zu Starr-Flex-Leiterplatten mit Polyimid-Folie einen deutlichen Kostenverteil. Je nach Art des Aufbaus sind 30 bis 50 % geringere Gesamtkosten möglich. Darüber hinaus sind Prozesskostenreduzierungen erzielbar, da ein Ausheizen der Leiterplatten vor dem Lötprozess nicht erforderlich ist.

### *Ist die FR4 Flex-Technologie automotive-qualifiziert?*

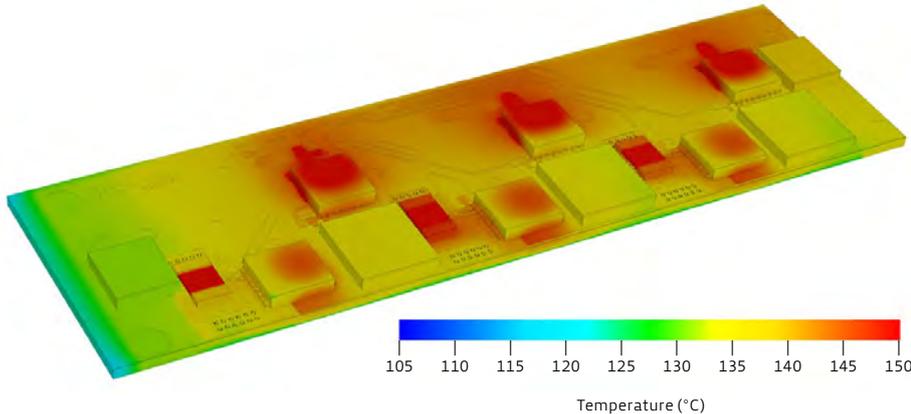
Ja, FR4 Flex-Leiterplatten von SCHWEIZER werden seit mehr als 15 Jahren in verschiedenen Automotive-Applikationen eingesetzt. Mehr als 50 aktive Teile mit bis zu drei Kupferlagen im Biegebereich werden derzeit für Automobilkunden gefertigt. Darunter befinden sich auch Teile, die im Motorraum oder in sicherheitskritischen Anwendungen eingesetzt werden.

*Wie oft kann eine FR4 Flex-Leiterplatte von SCHWEIZER gebogen werden und mit welchen maximalen Winkeln?*

SCHWEIZER hat dediziertes Testequipment zur Qualifikation der FR4 Flex-Technologie entwickelt. In umfangreichen Belastungstests wurde eine Spezifikation der maximalen Biegewinkel und der maximal erlaubten Zahl der Biegezyklen ermittelt. Je nach Basismaterial, Prepregtyp, Dicke der Kupferkaschierung und Profil der Temperaturbelastung unterscheiden sich die Werte. Bitte kontaktieren Sie uns. Wir finden auch für Ihre 3D-Herausforderung die geeignete Lösung.



# DICKKUPFER-TECHNOLOGIE



Thermosimulation einer Dickkupfer-Leiterplatte mit  $2 \times 400 \mu\text{m}$  Kupfer auf den Innenlagen und  $2 \times 105 \mu\text{m}$  auf den Außenlagen. Verlustleistung der MOSFETs: jeweils 10 W.

*Was unterscheidet eine Dickkupfer-Leiterplatte von einer Standard-Leiterplatte?*

Grundsätzlich wird eine Dickkupfer-Leiterplatte mit den gleichen Prozessen wie Standard-Leiterplatten hergestellt. Die Cu-Dicken der Innenlagen variieren zwischen  $105 \mu\text{m}$  und  $400 \mu\text{m}$ . Da die Ätzgräben der Innenlagen mit dem Harz der Prepreg-Materialien aufzufüllen sind, braucht man mehr Prepregs, je dicker die Cu-Schicht ist.

*Wieviel Strom kann über eine Dickkupfer-Leiterplatte geführt werden?*

Abhängig von Bauteil- und Entwärmungskonzepten sowie den Umgebungsbedingungen, sind Lösungen mit einem Dauerstrom von bis zu 250 A gängig. Erforderliche Kupferquerschnitte werden dabei teilweise durch Lagendoppelung erreicht, was sich allerdings nachteilig auf das Kühlkonzept auswirken kann.

### *Können Laservias zuverlässig an Dickkupferlagen angebunden werden?*

Bei konventionellen Dickkupferaufbauten können keine Laservias eingesetzt werden, da wegen zu dicker Isolierschichten das zulässige Verhältnis von Lochtiefe zu Lochdurchmesser für Laservias überschritten wird. So muss für Dickkupfer-Leiterplatten mechanisches Tiefenbohren eingesetzt werden.

### *Wieviele Dickkupferlagen können in einem Lagenaufbau realisiert werden?*

Die Lagenanzahl wird durch die maximal zulässige Gesamtdicke von 3,2 mm und das Gewichtslimit der Nutzen begrenzt. So können Aufbauten mit Kupferstärken von 4 x 400 µm, 6 x 210 µm, oder 10 x 105 µm Kupfer in den Innenlagen realisiert werden.

### *Wie kann eine Dickkupfer-Leiterplatte ankontaktiert werden?*

Um hohe Ströme in die Leiterplatte hinein und wieder hinaus zu leiten, eignen sich für Dickkupferaufbauten in erster Linie Hochstrom-Einpresskontakte. Diese sind in unterschiedlichen Leistungsklassen und variabler Anschlussgeometrie erhältlich. Direktes Löten oder Schrauben wird aus Zuverlässigkeitsgründen nicht empfohlen.

### *Warum reichen Standard-Dickkupfer-Aufbauten für manche Anwendungen nicht mehr aus?*

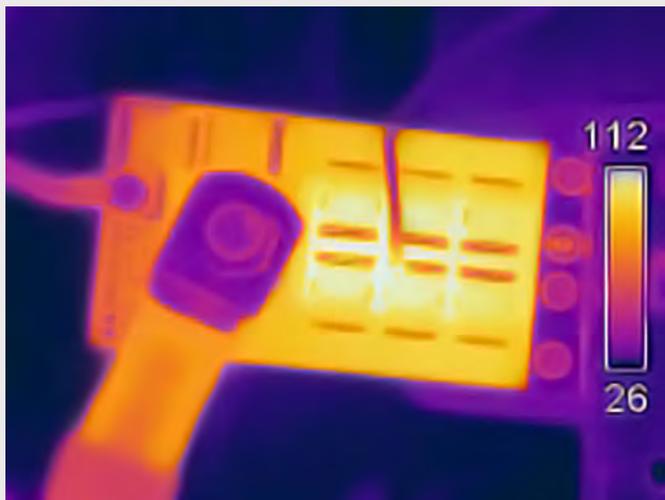
Verlangen Applikationen Ströme von mehreren 100 A und müssen gleichzeitig hohe Verlustleistung abführen, stößt die klassische Dickkupfertechnik an ihre physikalischen Grenzen. SCHWEIZER entwickelt daher aktuell die Heavy Copper T<sup>2</sup>-Technologie (T<sup>2</sup> = thinner & thermally enhanced). Das Ziel ist, eine Reduzierung des thermischen Widerstands der Leiterplatte im Vergleich zu klassischen Dickkupferaufbauten um bis zu 50 % zu erreichen.

# INLAY BOARD-TECHNOLOGIE

---

## Wieviel Strom kann ein Inlay Board maximal führen?

Das hängt vom möglichen Leitungsquerschnitt ab. Bei maximaler Inlay-Dicke von 2,0 mm sind Dauerströme von 600 A und Spitzenströme von 1200 A durchaus realisierbar. Der genaue Wert hängt im Einzelfall natürlich von den Umgebungsbedingungen und der zulässigen Verlustleistung ab.



Wärmebildmessung eines intelligenten Batterietrennschalters, der 400 A Dauerstrom trägt (in Zusammenarbeit mit Infineon Technologies AG).

## Wie kann ein Inlay Board ankontaktiert werden?

Inlay Boards sind bezüglich der Ankontaktierung sehr variabel. Eine partielle Freilegung von Kontaktflächen ermöglicht Schrauben, Klemmen, Hartlöten oder Schweißen. Auch der Einsatz von Einpresskontakten ist üblich.

## Welche Inlay-Dicken sind realisierbar?

Je nach Applikationsanforderungen sind Standarddicken von 1,0 mm, 1,5 mm und 2,0 mm verfügbar.

## Welche Formen und Größen können als Inlay abgebildet werden?

Die Formgebung ist sehr variabel und kann den Applikationsanforderungen individuell angepasst werden. Je nach Dimension und Komplexität der Einlegeteile sind unterschiedliche Lösungsansätze vorhanden. Wir beraten Sie gern, welcher Ansatz für Ihre Anwendung der Beste ist.

*Kann ein Inlay-Board zur kostengünstigeren Montage an den Kühlkörper elektrisch isoliert aufgebaut werden?*

Inlay Boards existieren grundsätzlich in drei verschiedenen Aufbauvarianten:

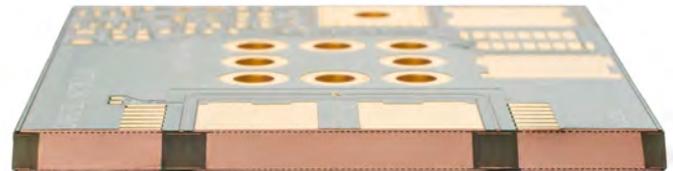
1. Offenes Inlay – Richtung Kühlkörper nicht isoliert.
2. Eingebettetes Inlay – mit elektrischer und thermischer Anbindung durch Microvias auf die Außenlage.
3. Eingebettetes Inlay – isoliert mit thermisch leitfähigem Dielektrikum.

*Welche Funktionen kann ein Inlay in einer Leiterplatte übernehmen?*

1. Führen von hohen Strömen
2. Spreizen und Abführen von Verlustleistungen
3. Gegenstück für variable Anschlußtechnik.

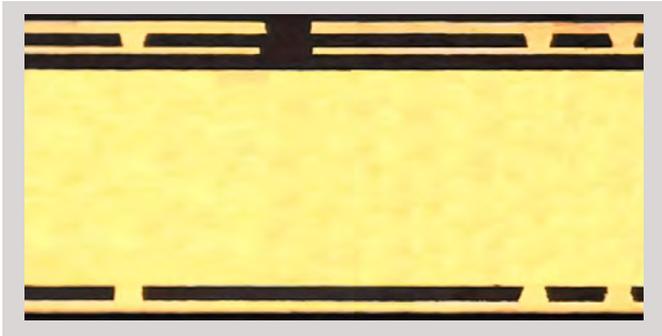
*Wie unterscheiden sich Leiterplatten mit eingepressten Coins von dem Inlay Board von SCHWEIZER?*

Kupfer-Coins werden nur zum Abführen der Verlustleistung verwendet und weisen somit nur eine Teilfunktion der Inlay-Technik auf. Coins werden in durchgehende Leiterplattenöffnungen gepresst und sind üblicherweise rund oder rechteckig geformt. Vorteile der Technik sind, dass sie üblicherweise kostengünstig ist, und auch Innenlagen ankontaktiert werden können. Im Vergleich dazu hat das Inlay Board den Vorteil, dass durch den Wegfall einer Größenbeschränkung eine großflächige Wärmespreizung möglich ist. Da Inlays in die Leiterplatte einlaminiert werden, können keine Zerrüttungen des Leiterplattenmaterials durch den Einpressvorgang mit möglichen Einschränkungen bei der Zuverlässigkeit auftreten. Inlay Boards weisen im Vergleich dazu koplanare Ober- und Unterseiten auf, die den Bestückprozess vereinfachen.



# KUPFERGEFÜLLTE THERMISCHE VIAS

---



## Wie tief ist ein Dimpel bei kupfergefüllten Laservias?

Als Dimpel werden Vertiefungen von kupfergefüllten Laservias bezeichnet, die sich zumeist aus ungünstigen Lochgeometrien ergeben. Die Dimpeltiefe beträgt 0 bis 25  $\mu\text{m}$  abhängig von dem Verhältnis von Lochtiefe zu Lochdurchmesser.

## Können Laservias direkt an ein Kupfer-Inlay angebunden werden?

Der große Vorteil der Inlay-Technologie ist die Verbindung von Inlay mit kupfergefüllten Laservias. So kann der thermische Widerstand einer Leiterplatte beispielsweise durch beidseitige Laservia-Anbindung eines Inlays von  $< 0,1 \text{ K/W}$  erreicht werden.

## Welchen Durchmesser hat ein kupfergefülltes Laservia?

Laservias, die zur Übertragung von hohen Strömen und Verlustleistungen eingesetzt werden, haben bei Standardanwendungen einen Durchmesser von 120  $\mu\text{m}$  – 160  $\mu\text{m}$ .

## Wie ist die maximale Dielektrikumsdicke bei der Verwendung von Laservias?

Der maximale Isolationsabstand berechnet sich aus der Lochtiefe und dem Viadurchmesser. Grundlage ist ein Aspect Ratio von 0,8:1. Bei einem Bohrdurchmesser von 150  $\mu\text{m}$  und einer Kupferdicke von 18  $\mu\text{m}$ , bleibt eine maximale Dielektrikumsdicke 100  $\mu\text{m}$ .

## Wieviel Verlustleistung kann über Laservias abgeführt werden?

Bei optimaler Anbindung an den Kühlkörper können mit einem Via-Feld von 9x9 mm mit z.B. 500 Laservias bis zu 500 W Verlustleistung bei einem  $\Delta T < 20 \text{ K}$  über die Leiterplatte geführt werden.

### *Welchen elektrischen Widerstand hat ein thermisches Via?*

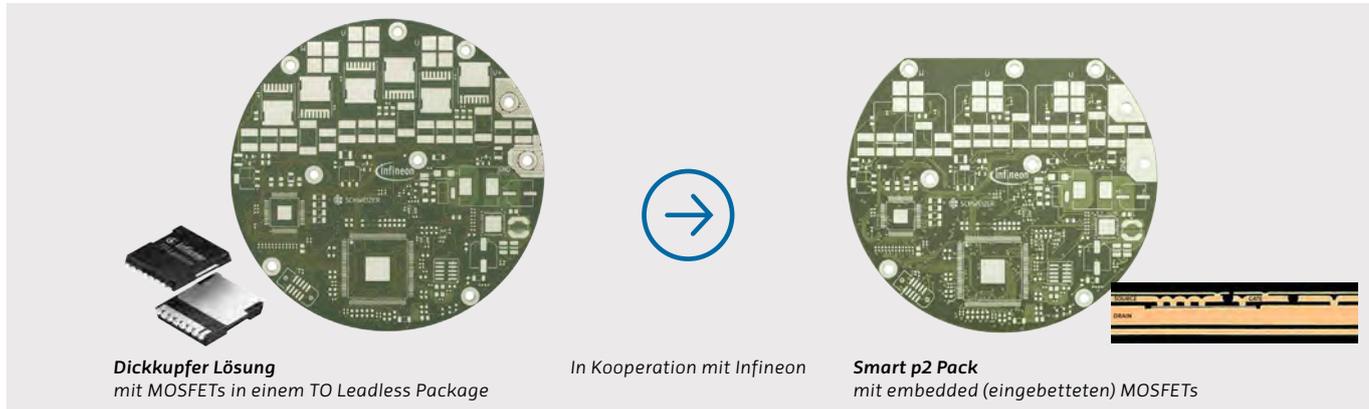
Der elektrische Widerstand eines kupfergefüllten Laservias ist abhängig von Durchmesser und Bohrtiefe. Bei einem typischen Durchmesser von 150  $\mu\text{m}$  und einer Bohrtiefe von 100  $\mu\text{m}$ , hat ein komplett gefülltes Via einen elektrischen Widerstand von ca. 0,1 m $\Omega$ .

### *Mit welchem minimalen Abstand kann man Laservias nebeneinander platzieren?*

Bei potenzialgleichen Vias können Mindeststegbreiten von 250  $\mu\text{m}$  Breite realisiert werden. Für einen Viadurchmesser von 150  $\mu\text{m}$  beträgt der Mindestabstand (Lochmitte zu Lochmitte) also 400  $\mu\text{m}$ .

### *Warum werden Laservias bei SCHWEIZER möglichst vollständig gefüllt?*

Vollständig gefüllte Laservias erlauben das direkte Löten von Leistungsbauteilen auf ein Via-Feld. Diese direkte Art der Entwärmung bietet hohe Vorteile im Vergleich zu nichtgefüllten Laservias, da hier die Wärme zuerst gespreizt werden muss bevor sie durch die Laservias nach unten abgeführt werden kann.



## Was bedeutet die Abkürzung „p<sup>2</sup> Pack“?

Die Abkürzung p<sup>2</sup> Pack steht für „PCB Power Package“ ( $p \times p = p^2$ ). Mit dieser Technologie lassen sich Leistungshalbleitermodule für MOSFETs, IGBTs oder Wide Band Gap-Halbleiter in die Harzmatrix einer Leiterplatte einbetten.

## Was ist ein p<sup>2</sup> Pack und wofür wird dieses eingesetzt?

Ein p<sup>2</sup> Pack ist ein leiterplattenbasiertes Halbleiter-Package. Die eingebetteten Leistungs-Halbleiter können entsprechende Schaltaufgaben wie vergleichbare Module in den verschiedensten Topologien erledigen. Das p<sup>2</sup> Pack wird dort eingesetzt,

wo Applikationen mit herkömmlichen Technologien wie z.B. gehäuseten Bauteilen oder Leistungsmodulen an technologische Grenzen bzw. auf Platzprobleme stoßen.

## Was ist ein p<sup>2</sup> Pack-DSV und wofür wird dieses eingesetzt?

Die Abkürzung DSV steht für Double Sided Vias. In dieser Technologie werden die Chipkontaktflächen direkt mit Laser-Vias verbunden. Das p<sup>2</sup> Pack DSV steht für den Einsatz in mittleren Leistungsklassen, bei denen der Fokus nicht auf Höchstleistung in Wärmeabfuhr und Strombelastbarkeit liegt, sondern auf kompakter Bauform liegt.

### *Was ist ein Smart p<sup>2</sup> Pack?*

Das p<sup>2</sup> Pack ist ein reines Leistungsmodul. Hier werden hohe Ströme in Dickkupfer-Lagen geführt. Dieses Halbleiter-Leistungsmodul wird in eine Logikleiterplatte integriert. Es entsteht somit eine Leiterplatte die sowohl Leistung als auch Logikverschaltung beinhaltet. Diese Kombination bezeichnen wir als Smart p<sup>2</sup> Pack.

### *Was sind die Vorteile des p<sup>2</sup> Packs?*

#### **Optimierte Aufbau- und Verbindungstechnik**

Aus dem DCB Leistungselektronik Substrat und der Logik-Leiterplatte wird jetzt eine Leiterplatte. Das spart Kabel und Steckverbinder und verbessert die Zuverlässigkeit.

#### **Verbesserter Durchgangswiderstand der Leistungselektronik**

Da bei dem Smart p<sup>2</sup> Pack Bonddrähte durch kupfergefüllte Vias ersetzt werden und der Chip dann flächig auf der Oberseite kontaktiert wird, reduziert sich der Durchlassverlust. Der genaue Wert ist abhängig von der jeweiligen Technologiegeneration des Halbleiters, der eingesetzten Spannungsklasse und dem zu vergleichenden Halbleitergehäuse.

#### **Verbesserter Thermischer Widerstand**

Durch die exzellente Wärmespreizung des Smart p<sup>2</sup> Packs kann der Gesamt-Rth des Systems signifikant verbessert werden. Erste Demonstratoren haben sogar Vorteile gegenüber DCB Keramik gezeigt, obwohl ein DCB, das Al<sub>2</sub>O<sub>3</sub> mit einer Wärmeleitfähigkeit von 24 W/mK verwendet, und das p<sup>2</sup> Pack mit Prepegs arbeitet, die nur 1,85 W/mK aufweisen. Zukünftig werden hier optimierte Prepregs zur Verfügung stehen, die diesen Vorteil noch verstärken.

#### **Niederinduktiver Aufbau**

Mit dem p<sup>2</sup> Pack können primäre Zwischenkreiskondensatoren oder Snubber-Netzwerke deutlich näher an die Endstufe herangebracht werden, wodurch Spannungsüberschwinger beim Schalten signifikant reduziert werden. Bisherige Demonstratoren zeigten eine Verringerung der parasitären Induktivität von bis zu 85 %.

#### **Verbessertes Schaltverhalten und schnelleres Schalten möglich**

Durch die quasiflächige Anbindung der Chip-Oberseite durch Vias kann schneller geschaltet werden, was dazu führt, dass kleinere passive Bauelemente benötigt und somit Systemkosten gespart werden. Zudem zeigt das p<sup>2</sup> Pack beim Ein- und Ausschalten deutlich geringere Spannungs-Überschwinger. Dies führt dazu, dass zum Beispiel 48-Voltsysteme heutzutage mit 80 V MOFETs einsatzfähig sind und keine 100 Volt

Sperrspannung mehr benötigen. 80 Volt MOSFETs haben einen dementsprechend niedrigeren  $R_{DS(ON)}$ . Ein geringerer  $R_{DS(ON)}$  und geringere Schaltverluste führen zu einer geringeren Verlustleistung, wodurch bei gleicher Betriebsweise die maximale Chiptemperatur deutlich sinkt. Die Entscheidung liegt hier beim Anwender, ob er diesen Vorteil für eine höhere Lebensdauer, geringeren Aufwand im Kühlsystem oder für eine Verringerung der Chipgröße nutzen möchte.

#### **Verbesserte elektromagnetische Verträglichkeit (EMV)**

Durch die Tatsache dass der Leistungselektronik-Halbleiter durch zwei Kupferlagen geschirmt wird, verbessert sich die elektromagnetische Verträglichkeit. Dadurch sollten sich die EMV-Schutzmaßnahmen reduzieren lassen. Dieses kommt nur bei einigen Anwendungen zum Tragen. Hier muss der Kunde entscheiden, in wieweit dieser Vorteil für ihn relevant ist.

#### **Eingebaute Isolation**

Heute werden für die Verbindung zwischen Leiterplatten und den Kühlkörpern thermische Interface-Materialien (TIM) verwendet. In der Regel besitzen diese eine Wärmeleitfähigkeit von ca. 2 W/mK. Durch diesen Wert wird allerdings häufig die gesamte Leistung des Aufbaus herabgesetzt. Da das p<sup>2</sup> Pack bereits isoliert ist, kann man andere, optimierte TIM von 2 – 20 W/mK verwenden, die die Gesamtleistung signifikant verbessern sollten.

#### **Miniaturisierung**

Viele Systeme für heutige und künftige Applikationen müssen immer kleiner werden und gleichzeitig zusätzliche Funktionalitäten anbieten. Durch die p<sup>2</sup> Pack Technologie kann wertvoller Bauraum bereits in den Leiterplatten-Lösungen eingespart werden. In dem abgebildeten Demonstrator, der von SCHWEIZER zusammen mit Infineon entwickelt wurde, konnten die Leiterplatten für den Nebenaggregatsantrieb gegenüber der konventionellen Lösung zum Beispiel um circa 15 Prozent verkleinert werden.

#### **Erhöhte Zuverlässigkeit**

Durch den Ersatz von Bonddrähten oder DCB-Keramik wird die Zuverlässigkeit wesentlich gesteigert. In thermischen Zyklen-Tests mit einer Temperaturdifferenz  $\Delta T$  von 120 K konnten Aufbauten über 700.000 aktive Zyklen meistern.

#### **Reduktion der Systemkosten**

Durch die Einsparung von Steckverbindern und Kabeln, geringere Kühlmassnahmen, die Reduzierung der notwendigen Chipflächen bei den Leistungsbauelementen, kleinere passive Bauelemente, verminderte EMV-Maßnahmen sowie durch die bereits gegebene Isolation und die Bauraumeinsparung insgesamt, werden erheblich Systemkosten eingespart.

*Welche Ströme können mit der p<sup>2</sup> Pack Technologie realisiert werden?*

In Abhängigkeit von den eingesetzten Halbleitern und dem Leistungsvermögen der Kühlung können Dauerströme von 400 Ampere geführt werden.

*Wie viele Logiklagen können in einem Smart p<sup>2</sup> Pack realisiert werden?*

Sechs Logiklagen können sinnvollerweise realisiert werden. Auch zusätzliche Lagen sind realisierbar.

*Wann werden die ersten p<sup>2</sup> Pack erhältlich sein?*

Wir planen in dedizierten Projekten den Serien-Hochlauf der Technologie für 2019/2020.

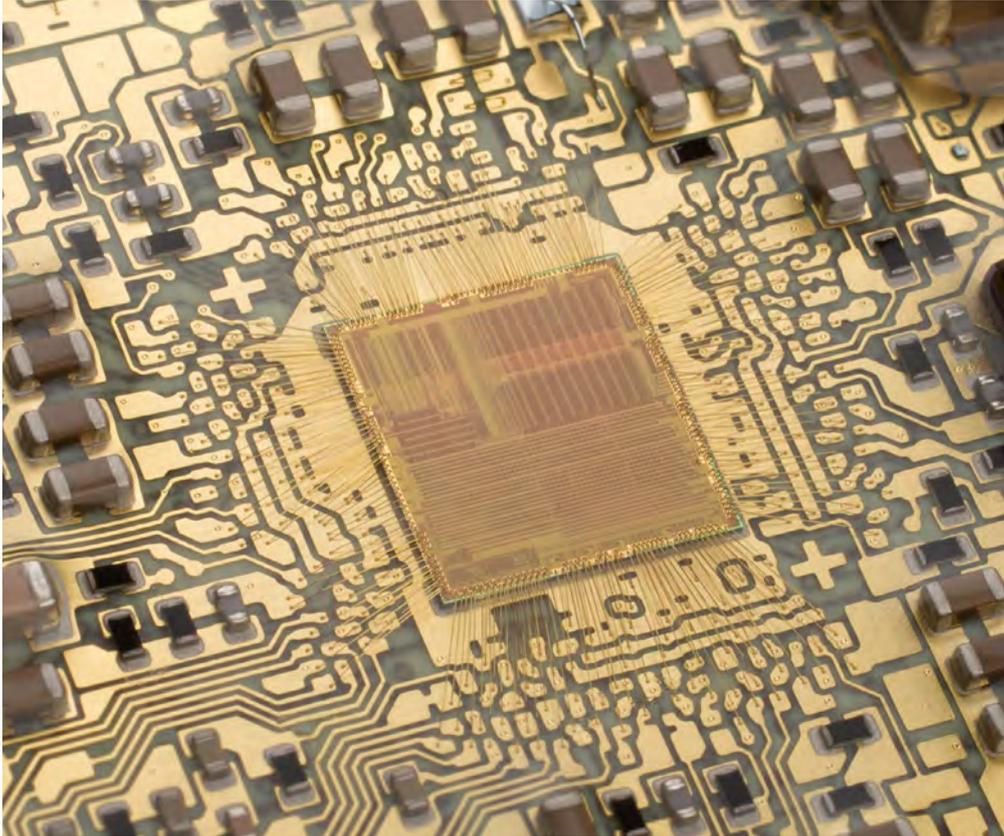
*Wie wird ein p<sup>2</sup> Pack planungstechnisch in der Leiterplatte umgesetzt?*

Für die Planung der p<sup>2</sup> Pack Technologie hat SCHWEIZER Design-Richtlinien erstellt. Bei der ersten Erstellung einer Leiterplatte in p<sup>2</sup> Pack Technologie stehen wir Ihrem Entwicklerteam zur Seite. Die Umsetzung im Planungstool erfordert keine speziellen Plugins.

*Was kostet die p<sup>2</sup> Pack-Technologie im Vergleich zu Modulen?*

Die Kosten der p<sup>2</sup> Pack Technologie können nicht direkt mit einem Modul verglichen werden. Es müssen die Kosten des Gesamtsystems betrachtet werden. Im Gesamtsystem rechnen wir mit einer Reduzierung der Systemkosten (s. Frage „Was sind die Vorteile des p<sup>2</sup> Packs“).

# ENDOBERFLÄCHEN



Bare Die HDI Leiterplatte mit ENEPAG Oberfläche in Kooperation mit Continental AG

Welche Endoberflächen bietet SCHWEIZER an?

SCHWEIZER bietet folgende Endoberflächen an:

- chemisch Zinn,
- ENEPAG (Electroless Nickel Electroless Palladium Autocatalytic Gold),
- HAL (Hot Air Levelling),
- OSP (Organic Surface Protection),
- chemisch Nickel-Gold (ENIG, bzw. Electroless Nickel Immersion Gold),
- chemisch und galvanisch Silber (über Unterlieferant),
- galvanisch Hartgold, bzw. Feingold.

### *Für welche Zwecke werden die Endoberflächen eingesetzt?*

- **ENIG:**  
für Aluminiumdrahtbonden und / oder als hochwertige Oberfläche zum Löten über Pastendruck,
- **ENEPAG:**  
für Golddrahtbonden,
- **chemisch Zinn:**  
als Standardoberfläche zum Löten über Pastendruck,
- **HAL:**  
Löttoberfläche, welche das Lot als Depot mitbringt,
- **OSP:**  
günstigste Oberfläche zum Löten über Pastendruck,
- **galvanisch Hartgold:**  
für mechanische Schleiferbereiche oder Steckkontakte.

### *Welche Lagerzeit kann für welche Endoberfläche zugesagt werden?*

SCHWEIZER garantiert grundsätzlich auf alle Endoberflächen eine Lötbarkeit von 6 Monaten. Bei Abstimmung der Lagerbedingungen und für bestimmte Endoberflächen können bis zu 12 Monate zugesagt werden.

### *Was ist der Unterschied zwischen ENEPAG und ENEPIG?*

#### **ENEPAG:**

Electroless Nickel - Electroless Palladium - Autocatalytic Gold

#### **ENEPIG:**

Electroless Nickel - Electroless Palladium - Immersion Gold

Bei dem ENEPIG-Prozess wird Gold in der Austauschreaktion auf der Oberfläche abgeschieden. Bei dieser Austauschreaktion entstehen unterschiedliche Schichtdicken auf den unterschiedlichen Padgrößen. Dies macht ein Golddrahtbonden schwierig. ENEPAG ist eine reduktive Goldabscheidung, bei der eine homogene Schichtverteilung der Goldschicht erzeugt wird. Diese Oberfläche eignet sich somit ideal für das Golddrahtbonden.

### *Warum verwendet SCHWEIZER für golddrahtbondbare Oberflächen ENEPAG anstatt ENEPIG?*

Die Oberfläche im ENEPAG Prozess hat die reinere Goldoberfläche welche eine Voraussetzung für das Bonden ist. Die Schichtdicken können im Prozessablauf schneller und homogener erreicht werden. Der vergleichbare Goldprozess wäre galvanisch Feingold, dieser ist in der Herstellung aufwändiger und teurer, somit ergibt sich hier eine Kostenreduktion für unsere Kunden.

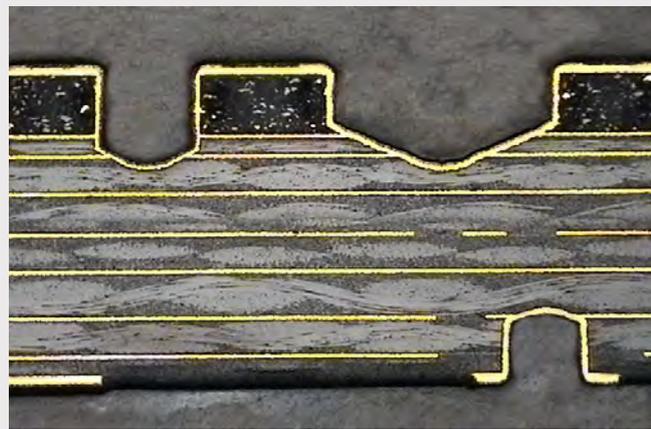
## Worin besteht der Unterschied zwischen galvanisch Fein- und Hartgold?

Feingold besteht aus 99,99 % Gold, Hartgold ist eine Legierung, die Kobalt enthält und das Gold härter und abriebfester macht. Feingold wird alternativ als Golddrahtbondoberfläche eingesetzt, Hartgold für mechanische Anforderungen.

## Welche Schichtdicken können realisiert werden?

Oberfläche	Hartgold	Feingold	chem. Ni-Au (ENIG)	chem. Ni-Pd-Au (ENEPAG)	Chem. Sn	HAL	OSP	Chem. Ag
Beschreibung	galv. Nickel / Gold für Kontakte	galv. Nickel / Gold	Nickel-Phosphor / Gold	Nickel-Phosphor / Palladium / Gold	Zinn-Silber	Sn alternativ Sn-Pb 63/37	passiviertes Kupfer	Silber
In-House Prozess								extern
Schichtsystem	Au 0,5 – 1,5 µm	Au 0,5 – 1,5 µm	Au 0,05 – 0,1 µm	Au 0,03 – 0,08 µm	Sn >0,8 µm (1x Löten)	1 – 40 µm (nicht planar)	passiviertes Cu ca. 0,2 – 0,4 µm	Ag 0,1 – 0,3 µm
	Ni 3 – 8 µm	Ni 3 – 8 µm	Ni 3 – 7 µm (Löten) Ni 4 – 8 µm (Bonden)	Pd 0,1 – 0,3 µm Ni 3 – 8 µm	Sn >1,0 µm (2x Löten)			

# RADARLEITERPLATTEN



Querschliff einer Radarleiterplatte

## Welche Funktionen hat eine Radarleiterplatte?

Auf einer Radarleiterplatte befinden sich üblicherweise zwei Antennen, die als geätzte Kupferstruktur in das Leiterbild eingebracht werden. Eine davon bildet den Sender und eine den Empfänger von Radarwellen. Die Generierung der Wellen und die Auswertung des reflektierten Signals wird von einer Hochfrequenz-Schaltung übernommen. Die gesamte Funktion der HF Beschaltung basiert auf speziellen Basismaterialien, welche in der Lage sind, diese hochfrequente Strahlung mit möglichst wenig Dämpfung zur Antenne zu leiten und abzustrahlen. Die

Auswertung der HF-Signale übernimmt eine digitale Schaltung, die sich bei modernen Radarsensoren oft auf der Rückseite der Leiterplatte befindet. Die Vorderseite bildet den kompletten HF-Teil der Schaltung inklusive der Antennenstruktur ab.

## Was wird als Radarleiterplatte bezeichnet?

Radarleiterplatten sind elektronische Schaltungen, die Hochfrequenzsignale erzeugen und empfangen können. Diese sind auf speziellen HF-Basismaterialien aufgebaut. Die gesamte Schaltung erzeugt eine sogenannte Radarkeule, welche von der Antennenstruktur der Leiterplatte gesendet wird, dann durch Gegenstände reflektiert und wieder von der Antennenstruktur der Leiterplatte empfangen wird.

## In welchen Anwendungen werden Radarleiterplatten eingesetzt?

Radarleiterplatten sind häufig in automobilen Anwendungen zu finden. Auch im Industriebereich und der Gebäudeautomatisierung finden Radaranwendungen immer häufiger Verbreitung in Anwendungen wie z.B. in Füllstandsmessern, der Gleisüberwachung oder auch für automatisierte Türöffner.

### *Was ist die konkrete Aufgabe von Radarleiterplatten?*

Radarleiterplatten werden bei der Erfassung von Geschwindigkeiten, Messung von Abständen und Erfassung und Detektierung von Objekten eingesetzt. Im automotiven Bereich werden zwei unterschiedlichen Frequenzbänder unterschieden. Im Nahbereich von bis zu typischerweise 30 m werden Frequenzen um 24 GHz eingesetzt, im Fernbereich bis zu 200 m sind es Frequenzen im Bereich von 77 bis 79 GHz.

### *Welche Funktionen erfüllen Radarleiterplatten speziell im Automotive-Bereich?*

Im Automotive-Bereich werden Radarleiterplatten für vielfältige Aufgaben eingesetzt wie u.a. Abstandsregeltempomat, autonome Vollbremsung, Kollisionsvermeidung, Stop-and-Go-Assistent, Spurwechselassistent, Spurhalteassistent, Totwinkel-Assistent, Querverkehrswarner, automatisiertes Parken und einige mehr. Zukünftig wird der Einsatz mehrerer Radarsensoren zum Standard in Fahrzeugen mit vollem oder auch nur teilweise automatisiertem Fahren. Je höher der Automatisierungsgrad, desto größer wird die Zahl der benötigten Radarsensoren.

### *Warum ist SCHWEIZER für die Herausforderungen von Radarleiterplatten gut vorbereitet?*

Für moderne Radarsysteme werden aktuell häufig sogenannte Hybridbauten eingesetzt. Darunter versteht man eine Kombination von FR4- und HF-Basismaterialien. HF-Basismaterialien sind aufgrund ihrer speziellen Übertragungseigenschaften von Radarsignalen um das fünf- bis zehnfache teurer als FR4-Basismaterialien und weisen deutlich andere Verarbeitungseigenschaften auf. SCHWEIZER beherrscht durch seine mehr als zehnjährige Erfahrung mit Radaranwendungen die Herausforderungen dieser Materialkombinationen. Beispielsweise stellen die Spezifikationen zur Verwindung und Verwölbung der Leiterplatte eine deutlich größere Schwierigkeit als bei Standard-FR4-Leiterplatten dar. Zudem liegen die niedrigen Toleranzen der Leiterbahn- und Antennengeometrien häufig an der Grenze der mit modernen Leiterplattenprozessen darstellbaren Möglichkeiten. SCHWEIZER hat die gesamte Prozesskette im Hinblick auf die beschriebenen Anforderungen optimiert, sodass Radarleiterplatten heute eine Kernkompetenz von SCHWEIZER darstellen. Im Marktsegment der Automotive-Radarleiterplatten ist SCHWEIZER Weltmarktführer. Überdies hat SCHWEIZER mit WUS einen sehr erfahrenen und anerkannten Kooperationspartner in Asien, um die notwendige Fertigungskapazität für diesen sehr stark wachsenden Markt zur Verfügung stellen zu können.

*Warum sind Radarleiterplatten im Frequenzbereich 77–79 GHz deutlich aufwändiger herzustellen als im Bereich 24 GHz?*

Aufgrund der um ca. zwei Drittel geringeren Wellenlänge müssen Antennenstrukturen und Leitergeometrien entsprechend kleiner ausgelegt und mit deutlich engeren Toleranzen gefertigt werden. Gleichzeitig werden oft teflonbasierte Basismaterialien eingesetzt, die sowohl durch die große Härte der Füllstoffe als auch die deutlich geringere Stabilität schwieriger zu verarbeiten sind. Die Zuverlässigkeitsanforderungen an das Endprodukt steigen durch die Anwendung in sicherheitskritischen Bereichen. Da eine steigende Zahl von Sensoren mit immer weniger Bauraum auskommen muss, steigt zusätzlich die Integrationsdichte der Schaltung bei gleichzeitig hoher Verlustleistungsdichte. Hier zeigen die Embedding-Technologien von SCHWEIZER Wege für zukünftige Systemlösungen auf.

*Warum ist eine langjährige Erfahrung in der Herstellung von Radarleiterplatten ein großer Vorteil für einen Leiterplattenhersteller?*

Der Einsatz von speziellen HF-Basismaterialien im Verbund mit Standard-FR4-Basismaterialien und deren hochentwickelte Prozessführung bedarf einer langjährigen Entwicklung und Erfahrung in der Hochvolumenfertigung dieser Produkte. Unsere Kunden schätzen diese Erfahrung und binden SCHWEIZER frühzeitig in den Entwicklungsprozess ein, um somit die Entwicklungszeit signifikant zu verkürzen und die Volumenfertigung mit stabilen Fertigungsprozessen zu starten.

# POWER COMBI BOARD

---



*Demonstrator für eine  
48V-Motorsteuerung in  
Kooperation mit Infineon*

## *Wie wird das Power Combi Board hergestellt?*

Im Leistungsteil kommt die Dickkupfer-Technik zur Anwendung, in der das vorstrukturierte Einlegeteil gefertigt wird. Dieses Einlegeteil wird in einen FR4-Rahmen mit dazu passenden Ausfräsungen platziert. Der Aufbau schließt auf der Ober- und Unterseite mit gemeinsamen Prepregs und Kupferfolien ab. Im anschließenden Laminierprozess werden Logik- und Leistungsteil miteinander zum Power Combi Board vereint.

## *Welche technischen Vorteile bietet ein Power Combi Board für die Applikation?*

Vielfach stehen Entwickler von Leistungsapplikationen vor der Herausforderung, größer werdende Funktionalität und Leistung in immer geringerem Volumen unterzubringen. Das führt dazu, dass herkömmliche Strategien wie die Trennung in eine Leistungs- und Logikleiterplatte oder die Verwendung eines Logik-Boards in Kombination mit Stanzgittern oder DCBs nicht mehr zum Ziel führen. Mit Hilfe des Power Combi Boards können ganze Funktionsgruppen zusammengefasst werden, Bauraum minimiert und die Zuverlässigkeit des Systems durch eine erhebliche Reduzierung der Schraub-, Klemm- und Lötverbindungen verbessert werden.

## *Was versteht SCHWEIZER unter einem Power Combi Board?*

SCHWEIZER versteht unter dem Power Combi Board die Kombination eines Leistungsteils mit Kupferstrukturdrücken bis 400 µm auf Innenlagen und eines Logikteils im Normalfall 35 µm auf Innenlagen, wobei die Anzahl der Strukturlagen im Logikteil üblicherweise größer ist. So kann beispielsweise der Logikteil als 6-Lagen-Board ausgeführt werden, während der Leistungsteil nur 4 Lagen aufweist. Die elektrische Verbindung der beiden Teile erfolgt über die gemeinsamen Außenlagen.

### *Gibt es wirtschaftliche Vorteile für ein Power Combi Board?*

Neben den technischen Vorteilen kann ein Power Combi Board auch zur Kostenreduzierung beitragen. Maßgebend ist die Größe des Logikteils gegenüber dem Leistungsteil. Pauschal kann gesagt werden, dass der kommerzielle Vorteil signifikant wird, wenn der Flächenanteil des Logikteils den des Leistungsteils überschreitet.

### *Welche Applikationen eignen sich ideal für den Einsatz des Power Combi Boards?*

Kompakte Baugruppen, welche im Leistungsteil mit Dauerströmen von mehr als 80 A betrieben werden und gleichzeitig eine komplexe Logik benötigen. Darunter sind beispielsweise Motorsteuerungen und Spannungswandler.

### *Welche konkreten Vorteile bietet ein Power Combi Board im Vergleich zu einer herkömmlichen Dickkupfer-Leiterplatte mit 400 µm Kupferdicke in den Innenlagen?*

Die herkömmliche Dickkupfer-Leiterplatte schränkt die Layoutgestaltung von Logikstrukturen erheblich ein – selbst wenn diese nur auf den Außenlagen vorhanden sind. Grund dafür

sind die Design-Rules der 400 µm-Dickkupferlagen, welche einen Netzaabstand < 2,5 mm nicht zulassen. Im Power Combi Board liegen die Leistungs- und Logikstrukturen nebeneinander, sodass der Logikbereich keinen vergleichbaren Einschränkungen unterliegt. Insgesamt kann der Logikteil so deutlich verkleinert und der benötigte Gesamtbauraum der Applikation verringert werden.

### *Lässt sich die Power Combi Board-Technologie auch mit anderen Technologien kombinieren?*

Der im Bild dargestellte Demonstrator zeigt die Kombination zweier Technologien von SCHWEIZER. Im Bereich der Power Combi Board-Technologie (Bildvordergrund) befindet sich der Hochstromteil der Schaltung zur Ansteuerung eines Dreiphasen-Lüftermotors. Durch den Einsatz der FR4 Flex-Technologie kann der Logikbereich der Leiterplatte in einen definierten Winkel zum Hochstrombereich positioniert werden. So können im vorhandenen Bauraum eines Steuergeräts Logik und Leistung maximal platzsparend untergebracht werden.

# IMPEDANZ

## Was bedeutet Impedanz?

**Technische Definition** (Quelle: wikipedia): Die Impedanz, auch Wechselstromwiderstand, gibt das Verhältnis von elektrischer Spannung an einem Verbraucher (Bauelement, Leitung usw.) zu aufgenommenem Strom an. Diese physikalische Größe wird im Allgemeinen vorteilhaft als komplexwertige Funktion der Frequenz angegeben.

Aus Sicht des Leiterplattenherstellers ist die Impedanzanpassung eine komplexe Anforderung. Sehr viele Leiterplattenparameter wirken sich direkt auf die Impedanz aus und müssen daher mit sehr geringen Toleranzen gefertigt werden.

## Welche Anforderungen muss eine Impedanz-Leiterplatte erfüllen?

- Basismaterialien und Prepregs sind definiert
- Lagenaufbau ist impedanzangepasst
- Signalführung entspricht den Impedanzmodellen
- Signalleiterbahnen sind kenntlich gemacht
- Referenzebenen sind eindeutig zugeordnet
- Nennwerte und Toleranzen der Impedanz sind festgelegt.



## Welchen Einfluß hat die Wahl des Leiterplatten-Herstellers auf die Impedanz?

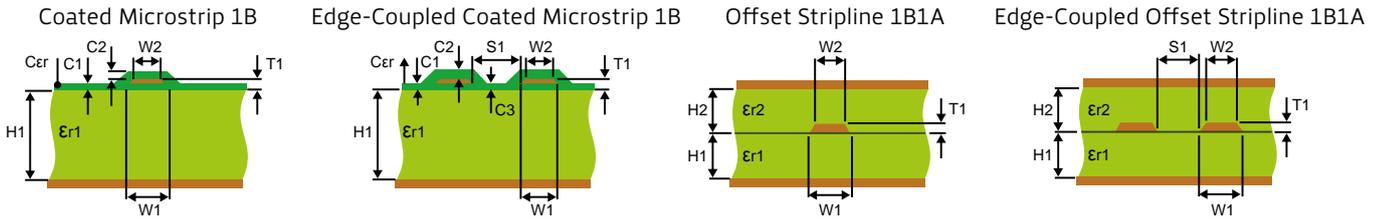
Die Wahl des Herstellers kann große Auswirkungen auf die Impedanz haben, da unterschiedliche Hersteller unterschiedliche Basismaterialien und Konstruktionen bevorzugen.

Impedanz-Leiterplatten müssen im Vorfeld mit den Herstellern abgestimmt werden. Ein Wechsel ohne vorherige Abstimmung birgt große Risiken für die erzielten Impedanzen.

## Welche Toleranzen sind üblich?

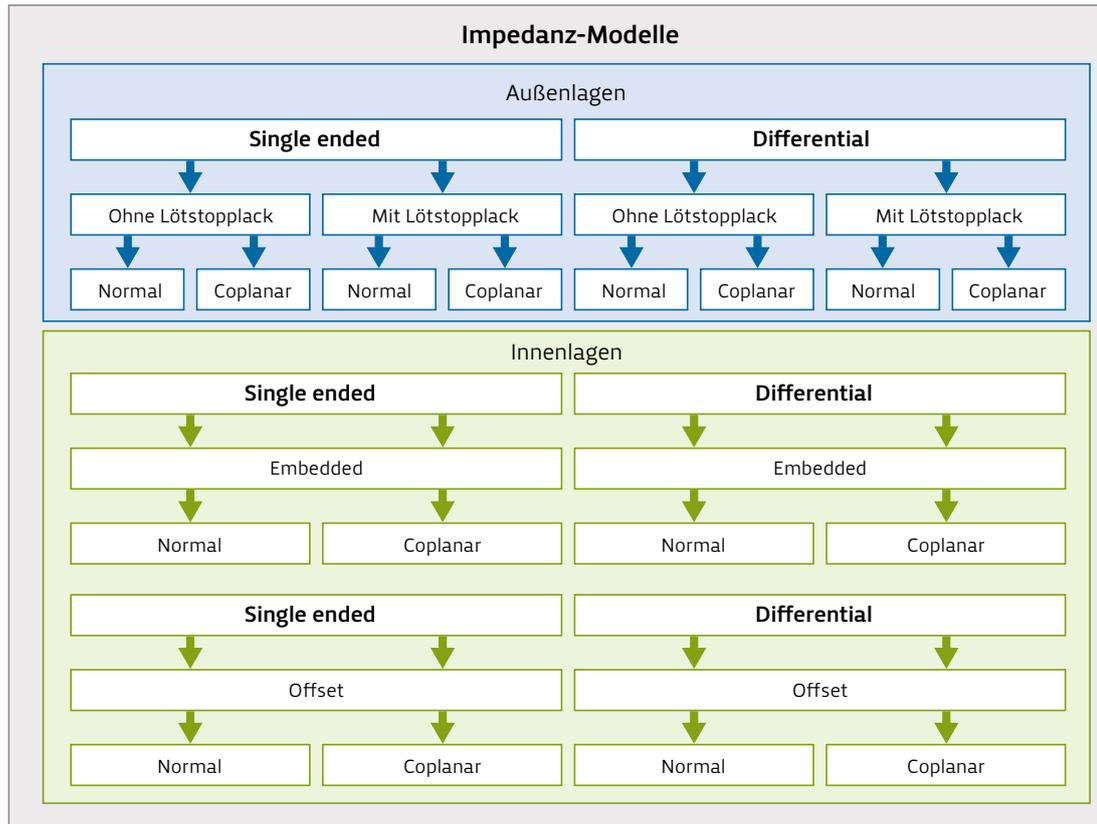
Üblich sind  $\pm 10\%$  vom Nennwert der Impedanz. Niedrigere Toleranzen sind grundsätzlich möglich, erfordern jedoch eine genaue Prüfung.

Welche Leiterplatten-Prozesse haben einen Einfluß auf die Impedanz?

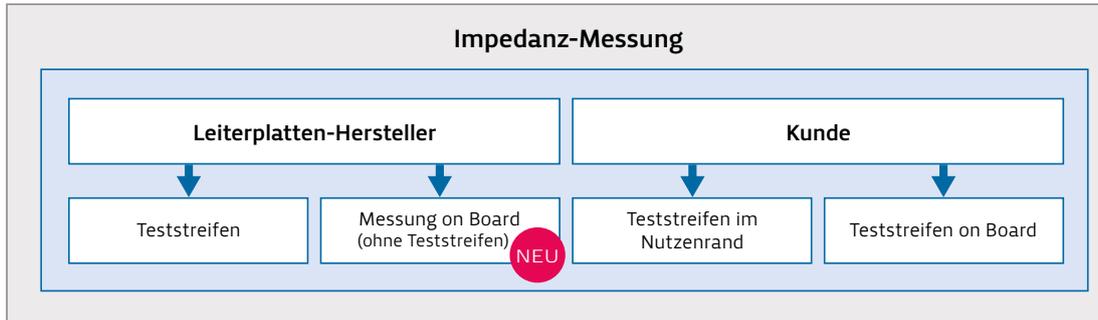


$\epsilon_{r1}, \epsilon_{r2}, C\epsilon_{r1}$	Dielektrizitätszahl	Rohmaterial (Basismaterial, Prepreg, Lötstopplack)
$C_1, C_2, C_3$	Schichtdicke Lötstopplack	Rohmaterial (Lötstopplack) → Beschichtungsanlage
$T_1$	Schichtdicke Kupfer	Außenlagen (Basiskaschierung + galv. Aufbau) → Galvano-Prozess Innenlagen (Basiskaschierung) → Ätzprozess
$W_1, W_2$	Leiterbahnbreite	Ätzprozess
$S_1$	Leiterbahnabstand	Ätzprozess
$H_1, H_2$	Dielektrische Dicke	Rohmaterial (Basismaterial + Prepreg) → Multilayer pressen
	Beschaffenheit der Ref.-Lage	Ätzprozess; Kopiergenauigkeit; Dehnwerte
	Bohrtechnologie	Aspect Ratio; Sachlocktechnik, Vergrabene Bohrungen; Backdrilling

Welche Impedanz-Modelle können verwendet werden?



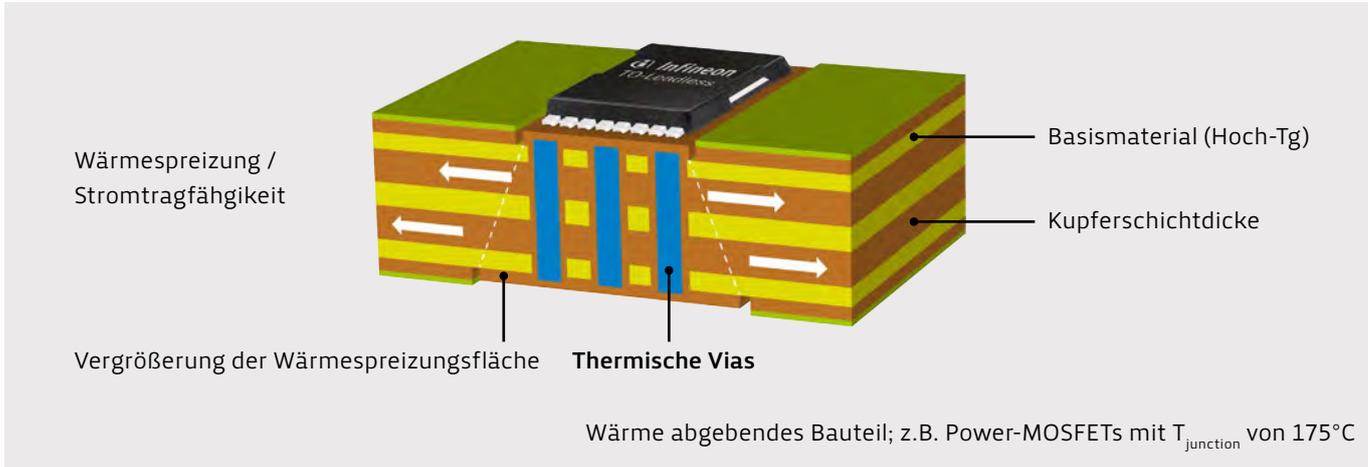
Wie bzw. wo wird die Impedanz gemessen?



Eine Impedanz wird mit Hilfe der Messmethode TDR (Time domain reflectometry) bestimmt.

Es gibt vier Möglichkeiten, die Impedanz zu bestimmen. Die klassische Variante ist der Testcoupon, den der Hersteller den Leiterplattingegebenheiten anpasst und im Fertigungsnutzen platziert. Kunden haben die Möglichkeit, im Nutzenrand bzw. direkt auf der Leiterplatte, Teststrukturen zu implementieren. Zusätzlich können auch differentielle Impedanzen direkt gemessen werden.

# THERMISCHE VIAS



*Welche Bedeutung hat die Zahl der plattierten Löcher und die plattierte Kupferstärke in diesen Löchern für die thermische Performance der Leiterplatte?*

Je mehr Kupfermasse unter verlustreichen Bauteilen oder in deren direkter Nähe platziert werden kann, desto besser kann die Wärme von ihrer Unterseite abgeführt werden. Bei der Entwärmung mit DK-Bohrungen sind somit sowohl die Anzahl der Löcher als auch deren Kupferschichtdicke entscheidend für die thermische Performance.

*Wie verhält sich der thermische Widerstand eines vierlagigen Aufbaus mit 2 x 400 µm Kupferfolien auf den Innenlagen im Vergleich zu einem zehnlagigen Aufbau mit 8 x 105 µm Kupfer? Beide Aufbauten weisen eine vergleichbare Gesamtkupferstärke in den Innenlagen und die gleiche Konfiguration von thermischen Vias auf.*

Je dicker die Isolationsschicht im Gesamtaufbau wird, um so größer wird der thermische Widerstand, da FR 4-Material (0,4 W/mK) im Vergleich zu Kupfer (400 W/mK) eine Wärmesperre darstellt. Wenn zwei 400 µm-Dickkupferlagen durch acht 105 µm-Kupferlagen ersetzt werden, ist insgesamt eine

größere Isolationsschichtdicke erforderlich. Die Leiterplatte wird trotz gleicher Gesamtkupfermasse dadurch dicker wodurch sich wiederum der thermische Widerstand verschlechtert. Bei klassischer 400 µm-Dickkupfertechnik beträgt die Gesamtdicke der Beispielleiterplatte 2,0 mm und ist damit um 0,3 mm dünner als die Leiterplatte in 105 µm-Dickkupfertechnik. Dieser Vorteil spiegelt sich in einem ca. 15 % niedrigeren thermischen Widerstand wider. Der Unterschied zur von SCHWEIZER derzeit entwickelten Heavy Copper T<sup>2</sup>-Technologie ist noch größer.

*Wie verändert sich der thermische Widerstand bei gleichbleibender Via-Anzahl durch die Reduzierung der Leiterplattendicke mit Hilfe der Heavy Copper T<sup>2</sup>-Technologie?*

Die Heavy Copper T<sup>2</sup>-Technologie wird von SCHWEIZER entwickelt, um zusätzliche Vorteile im thermischen Verhalten im Vergleich zur konventionellen Dickkupfertechnik zu erzielen. Der entscheidende Hebel ist die Reduzierung der nahezu wärmeundurchlässigen Isolationsschicht um ca. 50 %. Trotz der Platzierung von CNC-gebohrten, plattierten Thermovias zur Entwärmung der Leistungsbauteile wird im untersuchten typischen Anwendungsfall eine Reduzierung des thermischen Widerstands um mehr als ein Drittel des Ausgangswerts erreicht.

*Wie groß ist der minimale Abstand zwischen den Lochwänden zweier CNC-gebohrten Thermovias?*

Der minimale Abstand hängt von der Gesamtdicke der Leiterplatte und den zum Einsatz kommenden Basismaterialien ab. Der resultierende minimale Abstand von Lochwand zu Lochwand (ohne Metallisierung) liegt typischerweise zwischen 0,2 mm – 0,5 mm.

*Ist das Pluggen und Überplattieren von Vias eine ökonomisch sinnvolle Methode, um den thermischen Widerstand einer Leiterplatte zu senken?*

Ein Verschließen von Durchgangsbohrungen mit Pluggingpaste (thermische Leitfähigkeit ca. 0,5 W/mK) bringt so gut wie keine Verbesserung des thermischen Widerstands, da die Verlustwärme den Weg des geringsten thermischen Widerstands wählt und somit nur der Querschnitt der Kupferhülsen als Wärmeleiter wirkt. Das Pluggen in Kombination mit Überplattieren wird jedoch bei einer hohen Dichte von DK-Thermovias unerlässlich, damit eine ausreichend große Lötfläche zur Verfügung gestellt werden kann.

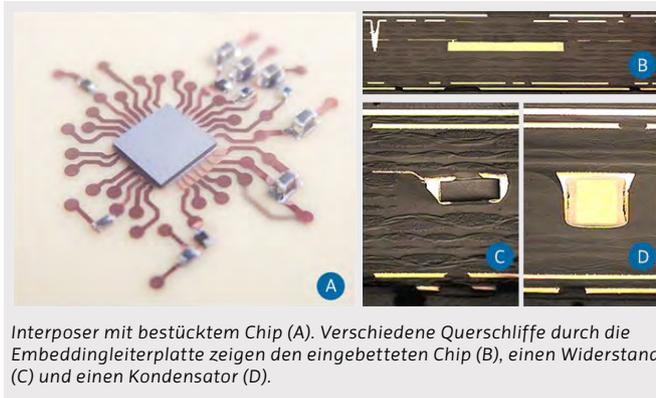
*Was muss im angrenzenden Layoutbereich der thermischen Vias beachtet werden, um eine gute Entwärmung sicher zu stellen?*

Durch Ankopplung von Innenlagen an DK-Thermovias wird ein Spreizeffekt erzeugt, der den thermischen Widerstand zusätzlich senkt. Maßgeblich dabei ist die Gesamtkupfermasse (Dicke + Flächenausbreitung). Einen besonders großen Einfluss hat das Außenlagenlayout in Richtung der Wärmesenke. Diese Fläche ist so großzügig wie möglich zu gestalten, um den Spreizeffekt bestmöglichst zu nutzen.

*Sollten thermische Vias auf der Seite, die dem Kühlkörper zugewandt ist, mit Stopplack zgedruckt werden?*

Überlicherweise wird die Leiterplatte durch ein thermisches Interface-Material (TIM) mit dem Kühlkörper verbunden. Das TIM stellt nicht nur den Wärmetransport zum Kühlkörper sicher, sondern stellt auch eine elektrische Isolierung zur Leiterplatte und damit auch zu den thermischen Vias auf der Rückseite der Leiterplatte dar. Die Funktion des Stopplacks als elektrischer Isolator wird also in diesem Fall nicht benötigt. Aus thermischer Sicht ist es unvorteilhaft, Thermovias mit Stopplack zu überdrucken, da der thermische Widerstand der dünnen Stopplack-schicht wegen seiner schlechten Wärmeleitfähigkeit ähnlich groß wie der des TIMs ist. Dennoch gibt es Anwendungen, die einen Zudruck mit Stopplack fordern, um das Risiko von Kurzschlüssen durch Metallpartikel zu minimieren.

# LOGIC EMBEDDING



Interposer mit bestücktem Chip (A). Verschiedene Querschliffe durch die Embeddingleiterplatte zeigen den eingebetteten Chip (B), einen Widerstand (C) und einen Kondensator (D).

## Welche Logik-Bauelemente können generell in die Leiterplatte eingebettet werden?

Nahezu alle Logikbauelemente können in die Leiterplatte eingebettet werden.

Ausnahmen:

- Halbleiter basierend auf low-k-Dielektrika als Substratmaterial
- Chips mit einem Pitch der elektrischen Kontakte  $< 80 \mu\text{m}$
- optische Bauteile (aus naheliegenden Gründen).

## Unter welchen Voraussetzungen ist das Einbetten von passiven Bauelementen sinnvoll?

Immer, wenn sie die Funktion der eingebetteten Komponente unterstützen wie beispielsweise Blockkondensatoren oder Terminierungswiderstände, ist das Einbetten von passiven Bauteilen sinnvoll.

## Welche Vorteile bietet das Embedding?

Das Einbetten von Bauteilen bietet viele Vorteile. Der offensichtlichste Vorteil ist die Flächeneinsparung auf der Bestückseite, da sowohl der IC als auch die direkte Entflechtung auf der Oberseite auf eine Innenlage verlegt werden. Durch die Möglichkeit der Entflechtung auf darüber als auch darunter liegende Ebenen, kann unter Umständen auch die Komplexität bzw. die Lagenzahl der Leiterplatte verringert werden. Weiterhin verbessert sich auch die Entwärmung des ICs, da die Verlustleistung nun nicht mehr nur über die Lötfläche und in geringem Maße über Konvektion, sondern mit deutlich verbesserten Wärmeübergängen dreidimensional in der Leiterplatte verteilt wird. Auch das elektrische Verhalten kann sich durch das Einbetten des ICs positiv verändern. Eine Abschirmung der elektromagnetischen Strahlung ist durch die Kupferlagen über dem Chip bereits technologiebedingt gegeben.

Falls erforderlich ist auch ein Plagiatschutz realisierbar. Die Applikation kann so implementiert werden, dass bestimmte IC-Anschlüsse von außen nur noch durch extrem aufwändige Präparierung der Leiterplatte zugänglich sind.

Die Vorteile der Embedding-Technologie sollten individuell bewertet und ins Verhältnis zu einer konventionellen Lösung gesetzt werden. Nur dann kann eine sinnvolle Entscheidung über die optimale Aufbau- und Verbindungstechnologie für die Applikation getroffen werden.

#### *Können auch gehäuste Halbleiter eingebettet werden?*

Grundsätzlich ja. Es sollte jedoch bedacht werden, dass das Einbetten von Gehäusen einige Applikationsvorteile im Vergleich zum Einbetten von Halbleiter-Chips aufhebt. Weiterhin ist der Prozess technisch aufwändiger und führt daher auch zu höheren Kosten.

Zusammenfassend rät SCHWEIZER für den Serieneinsatz vom Einbetten gehäuster Bauteile ab.

#### *Welche Limits gibt es heute bezüglich der Chip-Größe und der Zahl der elektrischen Kontakte eines Chips?*

Grundsätzlich ist das Einbetten sowohl von sehr kleinen und einfachen als auch großen und hochkomplexen Chips technisch machbar.

Aufgrund der heutigen Kostenstruktur und des verfügbaren Fertigungsequipments für den Serieneinsatz gibt es jedoch für das Einbetten von Halbleitern individuell für jede Chiptechnologie Grenzen. Die größten einzubettenden Halbleiterchips haben eine Fläche von ca. 15 bis 20 mm<sup>2</sup> und eine Zahl von ca. 150 bis 200 Kontaktpads.

#### *Wie müssen Halbleiterchips umgearbeitet werden, um eingebettet werden zu können?*

Dies ist abhängig von der Applikation und der verwendeten Aufbau- und Verbindungstechnik. Für Bauteile, die bereits mit Gold-Stud-Bumps versehen sind, können Muster ohne jede Umarbeitung aufgebaut werden. Für den Serieneinsatz gibt es verschiedene Optionen wie Nickel-Gold UBM (Under Bump Metallurgy), Lötperlen oder auch Kupfersäulen mit Lötkegel.

### *Was sind die Herausforderungen für die Lieferkette?*

Der Einsatz der Embedding-Technologie verlangt von den beteiligten Partnern in der Lieferkette Offenheit, das traditionelle Geschäftsmodell der Elektroindustrie anzupassen. Üblicherweise kauft der Hersteller der Elektronik Leiterplatte, aktive und passive Bauelemente sowie weitere Bauteile ein. Diese werden in einem Bestückprozess zu einer Baugruppe zusammengefügt.

Im Embedding-Geschäftsmodell muss in Abstimmung mit dem Kunden zwischen dem Hersteller der Leiterplatte und der Halbleiter ein tragfähiges Geschäftsmodell erarbeitet werden, das den Bezug von Wafern, deren Umarbeitung und Bestückung als Flip Chip auf einem Interposer, den elektrischen Test, die gemeinsame Qualifizierung und die Qualitätsanforderungen regelt. Automobil- und Industriekunden fordern neben der Einhaltung aller Spezifikationen in der Serie ein durchgestochenes Qualitätskonzept und im Retourenfall klare Zuständigkeiten der beteiligten Partner.

### *Was ist der Unterschied zwischen $i^2$ Board® ( $i^2$ = integrated Interposer) und $\mu^2$ Pack® ( $\mu^2$ = $\mu$ -thin / $\mu$ -pitch)?*

Bei PCB-Embedding-Technologien unterscheidet man zwei grundsätzliche Varianten. Zum einen die Variante „System in PCB“, bei der Bauelemente in die Hauptleiterplatte integriert werden. Bei der Variante „System in Package“ wird mit Hilfe von Leiterplatten- und Embeddingtechnologien ein Halbleitergehäuse hergestellt, das anschließend auf einer Hauptleiterplatte bestückt wird. Das  $i^2$  Board® gehört zu den „System in PCB“-Lösungen, während das  $\mu^2$  Pack® den „System in Package“-Ansatz verfolgt.

## KONTAKTE

---



**Vice President Sales & Marketing**

Christian Rössle  
christian.roessle@schweizer.ag



**Director Next Generation Products**

Thomas Gottwald  
thomas.gottwald@schweizer.ag



**Head of Sales**

Thomas Rall  
thomas.rall@schweizer.ag



**Head of Marketing**

Dirk Gennermann  
dirk.gennermann@schweizer.ag



**Product Marketing Manager  
(System Cost Reduction)**

Rainer Jäckle  
rainer.jaeckle@schweizer.ag



**Product Marketing Manager  
(Power Electronics)**

Robert Müller  
robert.mueller@schweizer.ag